

# PERANCANGAN SISTEM DIGITAL

## Rangkaian Logika

Pernantin Tarigan

Edisi ke-2

USU Press

## Designing with TTL Integrated Circuits

Texas Instruments Inc.

McGraw Hill International

## TTL Data Book

Fairchild Semiconductor

## CMOS Data Book

Fairchild Semiconductor

# I. Pendahuluan

Implementasi sistem digital dapat menggunakan :

- Mikroprosesor (Embedded System)
- Diskrit (Hardwired)

Dasar Pertimbangan :

- Kecepatan proses
- Perobahan (perilaku) rangkaian
- Lama waktu perancangan

## **Mikroprosesor**

Kecepatan proses lebih lambat karena perintah-perintah dilaksanakan satu persatu. Perilaku rangkaian lebih mudah untuk diubah karena hanya perlu mengubah program. Waktu perancangan relatif lebih lama karena harus merancang perangkat keras dan perangkat lunak.

Pilihan :

1. Mikroprosesor
2. Mikrokontroler

Dasar pertimbangan :

- Jumlah I/O
- Kapasitas memori
- Ukuran fisik perangkat

## **Diskrit**

Kecepatan proses lebih cepat karena data dapat diproses secara serempak. Perilaku rangkaian lebih sulit untuk diubah karena harus mengubah rangkaian. Waktu perancangan relatif lebih singkat karena hanya perlu merancang perangkat keras.

Pilihan :

1. TTL
2. CMOS
3. DTL
4. RTL
5. ECL
6. I<sup>2</sup>L

Dasar pertimbangan :

- Disipasi daya (power dissipation)
- Waktu tunda (delay time)
- Kekebalan derau (noise immunity)

## 2. Rumpun-rumpun Logika

Ditinjau dari rangkaian elektronika yang membentuknya maka gerbang-gerbang logika dapat dikelompokkan menjadi beberapa kelompok, antara lain ialah :

1. RTL (Resistor Transistor Logic)
2. DTL (Diode Transistor Logic)
3. TTL (Transistor Transistor Logic)
4. CTL (Complementary Transistor Logic)
5. ECL (Emitter Coupled Logic)
6. MOS (Metal Oxide Semiconductor)
7. CMOS (Complementary Metal Oxide Semiconductor)
8. I<sup>2</sup>L (Integrated Injection Logic)

Perbedaan umumnya terletak pada :

1. Aras tegangan logika (*logic level voltage*)
2. Tegangan ambang (*threshold voltage*)
3. Waktu tunda (*delay time*)
4. Disipasi daya (*power dissipation*)
5. Batas derau (*noise margin*)
6. Suhu kerja (*Operating temperature*)
7. Fan in dan fan out

Aras tegangan logika adalah besarnya tegangan untuk nilai logika 1 dan logika 0.

Tegangan ambang adalah peralihan tegangan dari logika 0 ke logika 1 dan sebaliknya.

Waktu tunda adalah selisih waktu antara perubahan pada masukan dengan berubahnya keluaran.

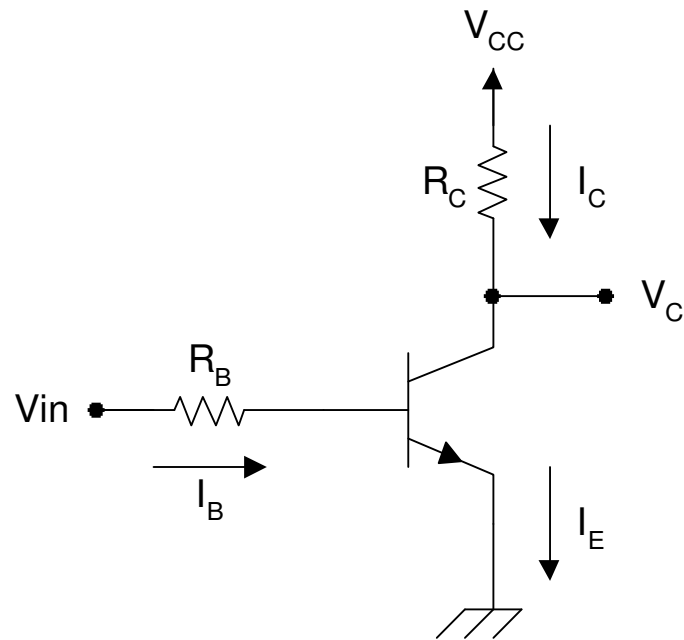
Disipasi daya adalah besarnya daya yang diserap bila bekerja dengan duty cycle sebesar 50% pada frekuensi tertentu.

Batas derau adalah simpangan tegangan maksimum yang dapat diterima tanpa mengubah keadaan (state).

Suhu kerja adalah kisar suhu dimana perangkat masih dapat bekerja dengan baik.

Fan in adalah satuan (unit) masukan dan fan out adalah satuan keluaran dari gerbang standar.

## Transistor sebagai sakelar



Gambar 1.1. Rangkaian dasar transistor sebagai sakelar



Dalam penggunaannya sebagai sakelar, transistor dioperasikan hanya pada dua keadaan, yaitu menyumbat (*cutoff*) dan jenuh (*saturate*).

Besarnya tegangan dan arus kolektor adalah :

$$V_C = V_{CC} - I_C \cdot R_C$$

$$I_C = \beta \cdot I_B$$

Dalam keadaan menyumbat :  $I_C = 0$

$$V_C = V_{CC}$$

Agar  $I_C = 0$  maka  $I_B$  harus = 0.

Dalam keadaan jenuh :  $V_C = 0$

$$I_C \cdot R_C = V_{CC}$$

atau  $I_C = V_{CC} / R_C$

Agar  $I_C = V_{CC} / R_C$  maka  $I_B$  harus  $\geq (V_{CC} / R_C) / \beta$

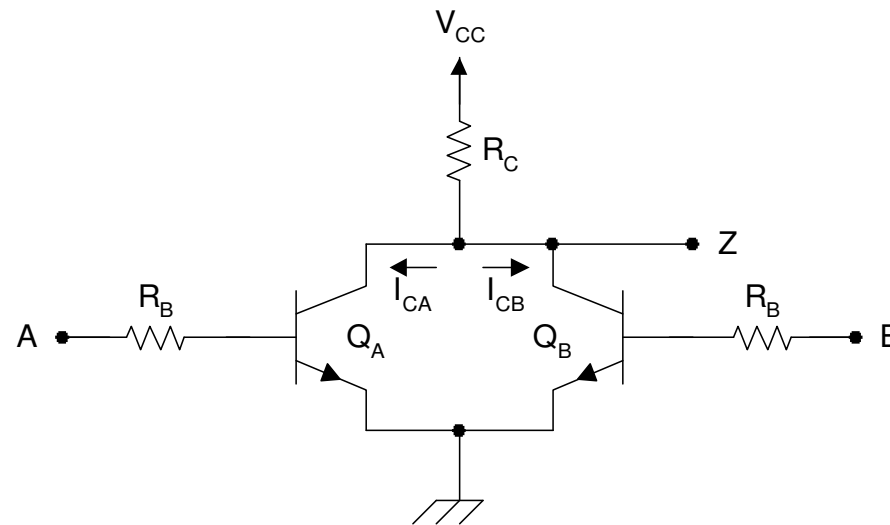
atau  $I_{B(\min)} = (V_{CC} / R_C) / \beta$

Maka besarnya  $V_C$  dapat diatur dari 0 hingga  $V_{CC}$  dengan mengatur  $I_B$ . Pada rangkaian logika, rangkaian ini dapat digunakan sebagai gerbang NOT.

# RESISTOR TRANSISTOR LOGIC

## Rangkaian NOR

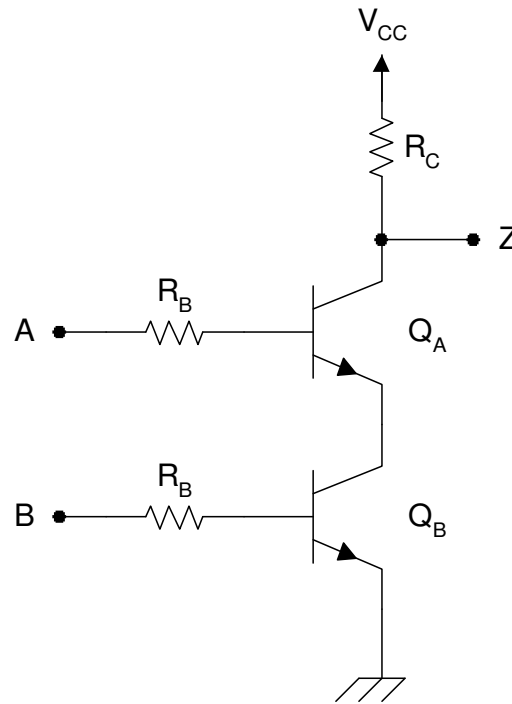
Rangkaian ini terdiri dari transistor bipolar dan tahanan.



Gambar 1.2. Rangkaian NOR rumpun RTL

Keluaran  $Z$  hanya bisa tinggi jika dan hanya jika masukan  $A$  dan  $B$  keduanya rendah sehingga kedua transistor menyumbat. Jika salah satu masukan tinggi maka transistor yang bersangkutan akan jenuh sehingga tegangan keluaran  $Z$  menjadi  $= 0$ .

## Rangkaian NAND



Gambar 1.3. Rangkaian NAND rumpun RTL

Keluaran  $Z$  akan = 0 jika masukan  $A$  dan  $B$  keduanya tinggi, sehingga transistor  $A$  dan  $B$  keduanya jenuh. Jika salah satu atau kedua masukan rendah maka salah satu atau kedua transistor akan menyumbat sehingga keluaran akan menjadi tinggi.