

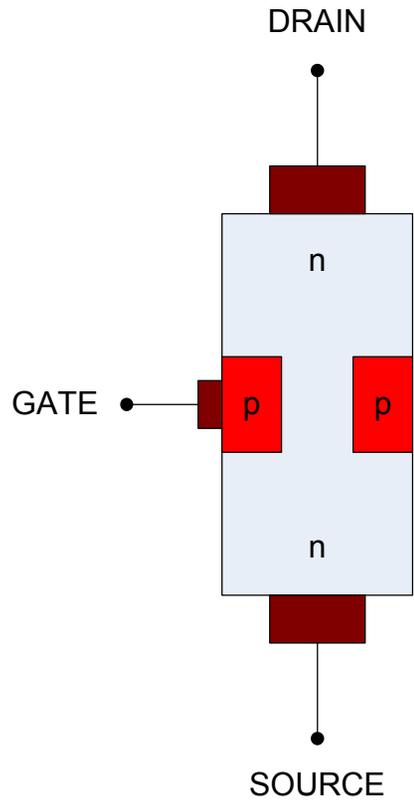
JFET
(Junction Field Effect Transistor)
Transistor Efek Medan Persambungan

Transistor Bipolar dan Unipolar

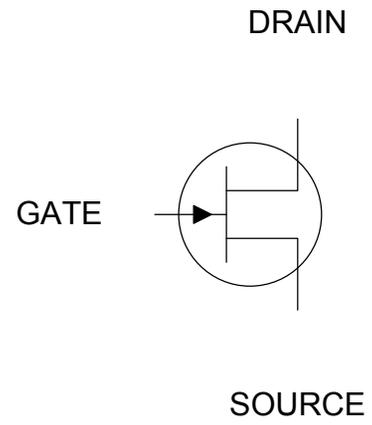
- Transistor *bipolar* bekerja berdasarkan adanya *hole* dan *electron*.
- Transistor ini cukup baik pada pemakaian-pemakaian yang umum.
- Pada pemakaian yang lain, adakalanya lebih baik menggunakan transistor *unipolar*.
- Transistor ini bekerja berdasarkan pada *hole* saja atau *electron* saja.

Struktur JFET

- JFET terdiri dari suatu channel (saluran) yang terbuat dari sekeping semikonduktor (misalnya tipe N).
- Pada saluran ini ditempelkan dua pulau yang terbuat dari semikonduktor jenis yang berbeda (misalnya tipe P). Bagian ini disebut Gate.
- Ujung bawah disebut Source sedangkan ujung atas disebut Drain.



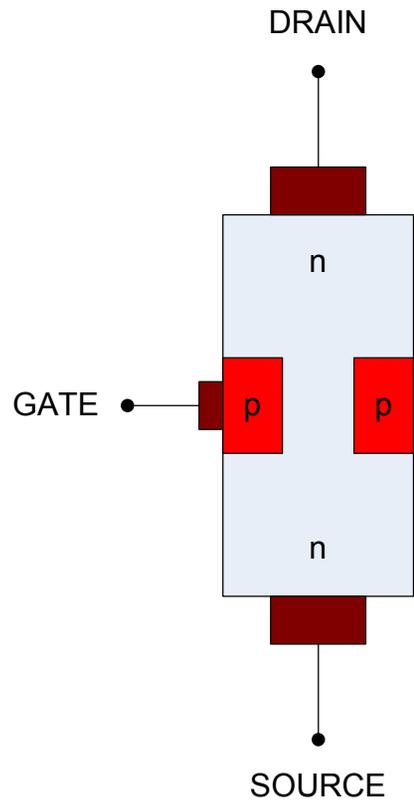
STRUKTUR JFET



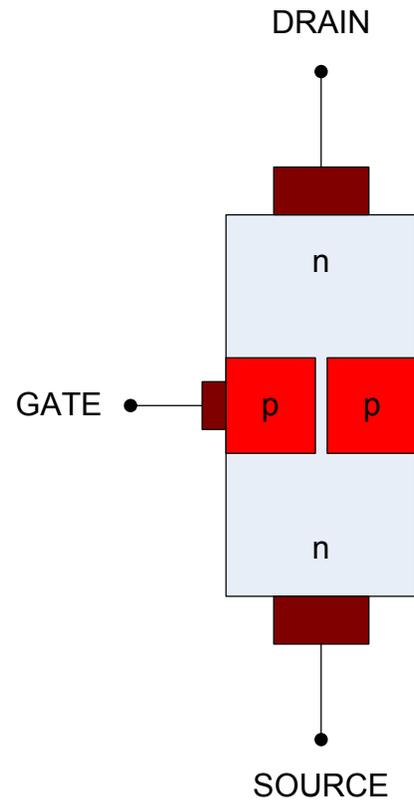
SIMBOL JFET

Pengaturan Arus Drain (I_D)

- Jika channel antara Source dengan Drain cukup lebar maka elektron akan mengalir dari Source ke Drain.
- Jika channel ini menyempit, maka aliran elektron akan berkurang atau berhenti sama sekali.
- Lebar channel ditentukan oleh V_{GS} (tegangan antara Gate dengan Source).

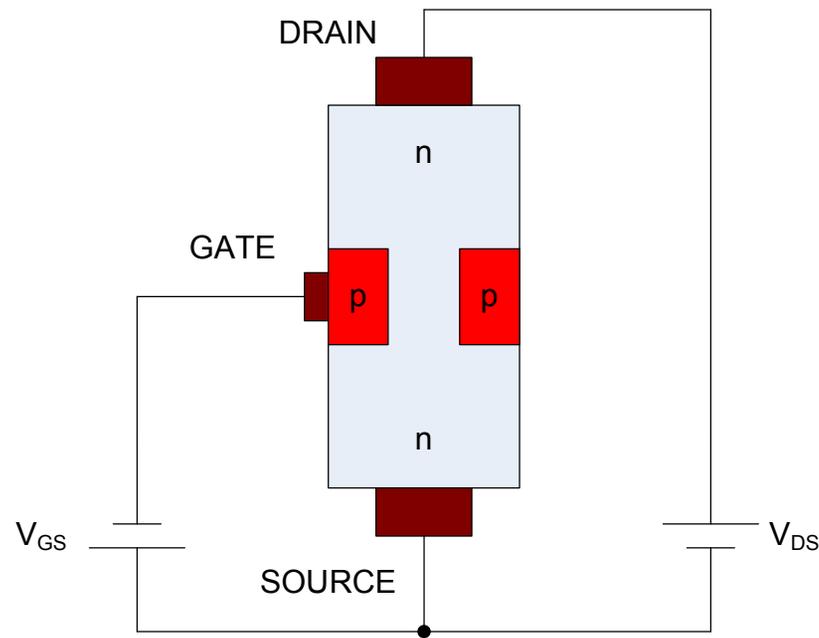


Menghantar



Tidak Menghantar

Prategangan pada JFET



Drain harus lebih positif dari Source sedangkan Gate harus lebih negatif dari Source

Tegangan cut-off V_{GS}

- Jika tegangan Gate cukup negatif, maka lapisan pengosongan akan saling bersentuhan sehingga saluran akan terjepit sehingga $I_D = 0$.
- Tegangan V_{GS} ini disebut $V_{GS(cutoff)}$. Tegangan ini kadang-kadang disebut sebagai tegangan *pinch-off (pinch-off voltage)*.
- Besarnya tegangan ini ditentukan oleh karakteristik JFET.

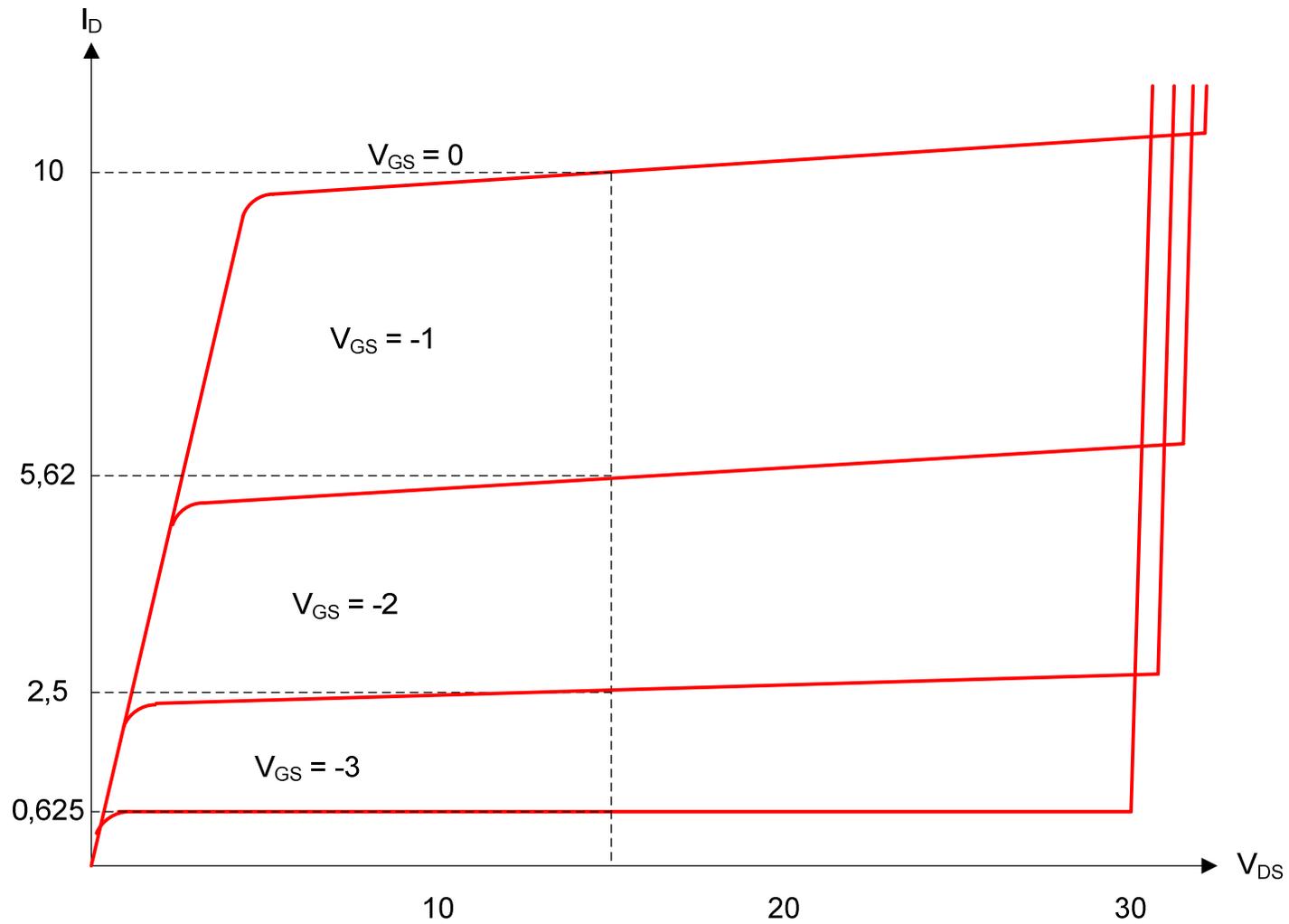
Arus bocor gate

- Sambungan Gate dengan Source merupakan dioda silikon yang diberi prategangan terbalik sehingga idealnya tidak ada arus yang mengalir. Dengan demikian maka $I_S = I_D$.
- Kalaupun ada arus mengalir dari Gate, maka arus ini hanya disebabkan adanya kebocoran isolasi antara Gate dengan Source.

Resistansi Masukan

- Karena tidak ada arus yang mengalir ke Gate, maka resistansi masukan dari JFET sangat tinggi (puluhan sampai ratusan $M\Omega$).
- JFET sangat sesuai untuk aplikasi yang membutuhkan resistansi masukan yang tinggi.
- Kekurangannya ialah untuk menghasilkan perubahan I_D yang besar, diperlukan perubahan V_G yang besar, sehingga AV umumnya lebih rendah dari transistor Bipolar.

Lengkungan Arus Drain

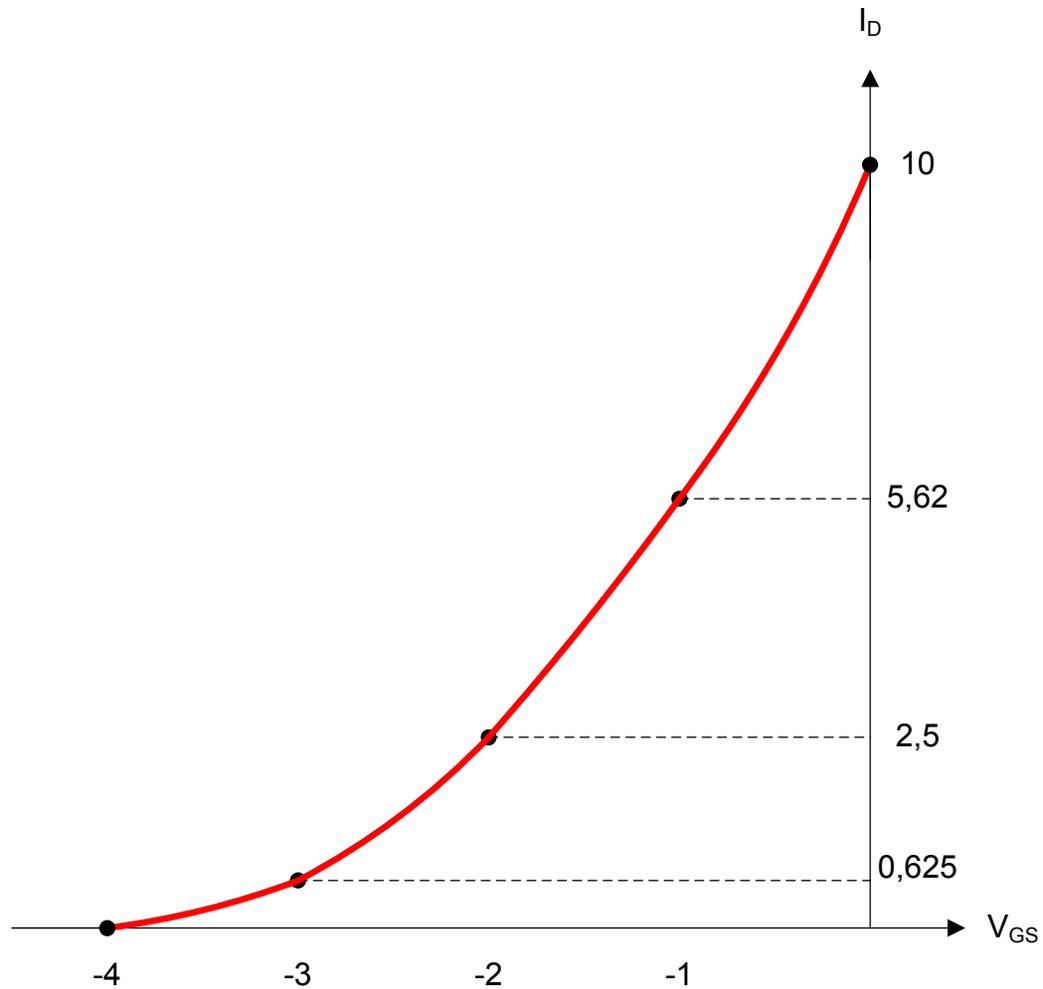


Lengkungan Transkonduktansi

- Yang dimaksud dengan lengkungan transkonduktansi adalah grafik I_D sebagai fungsi dari V_{GS} .

- Persamaannya adalah :
$$I_D = I_{DSS} \left[1 - \frac{V_{GS}}{V_{GS(cutoff)}} \right]$$

Lengkungan Transkonduktansi



Contoh 12-1

Jika $I_{GSS} = 5\text{pA}$, hitunglah resistansi masukan DC.

$$R_{GS} = 20\text{V}/5\text{pA} = 4 \cdot 10^{12} \Omega$$

Contoh 12-2

Jika $I_{DSS} = 10\text{mA}$ dan $V_{GS(\text{cutoff})} = -3,5\text{V}$

hitunglah I_D untuk $V_{GS} = -1\text{V}$, -2V dan -3V .

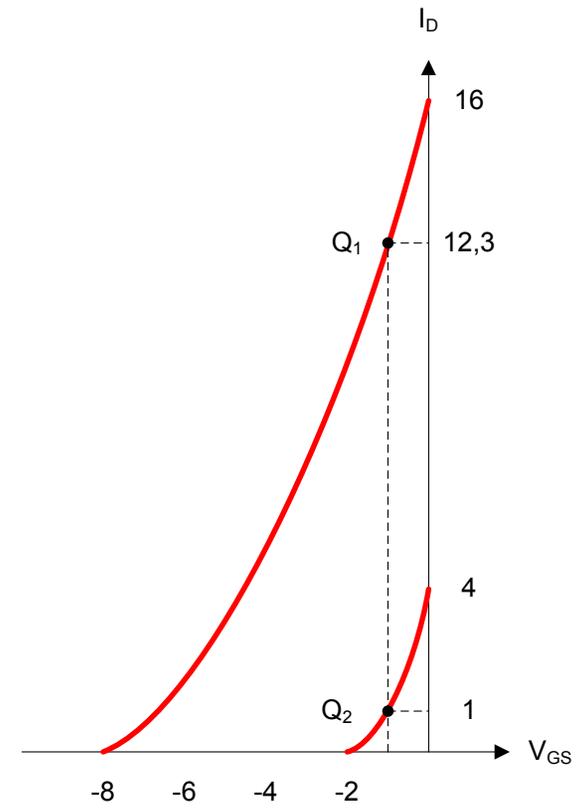
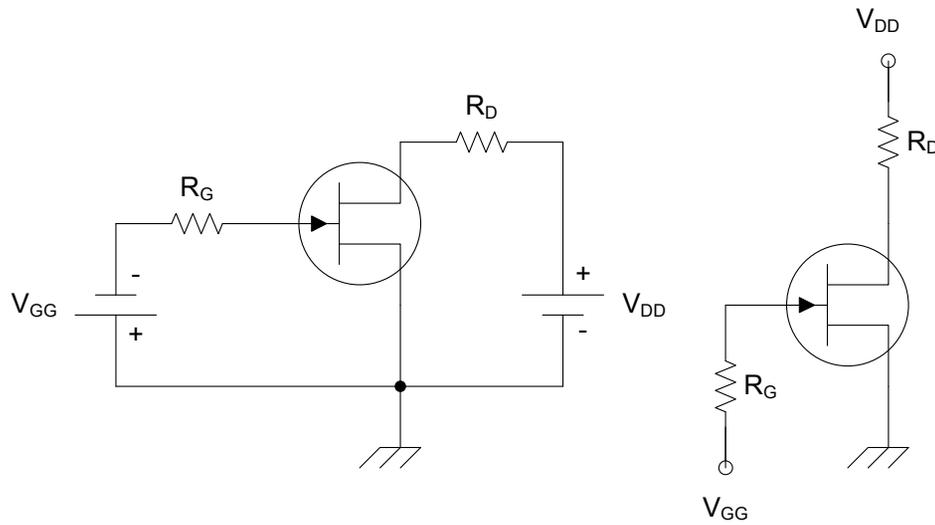
Penyelesaian :

$$V_{GS} = -1\text{V} \text{ maka } I_D = 0,01\{1 - (-1/-3,5)^2\} = 5,1\text{mA}$$

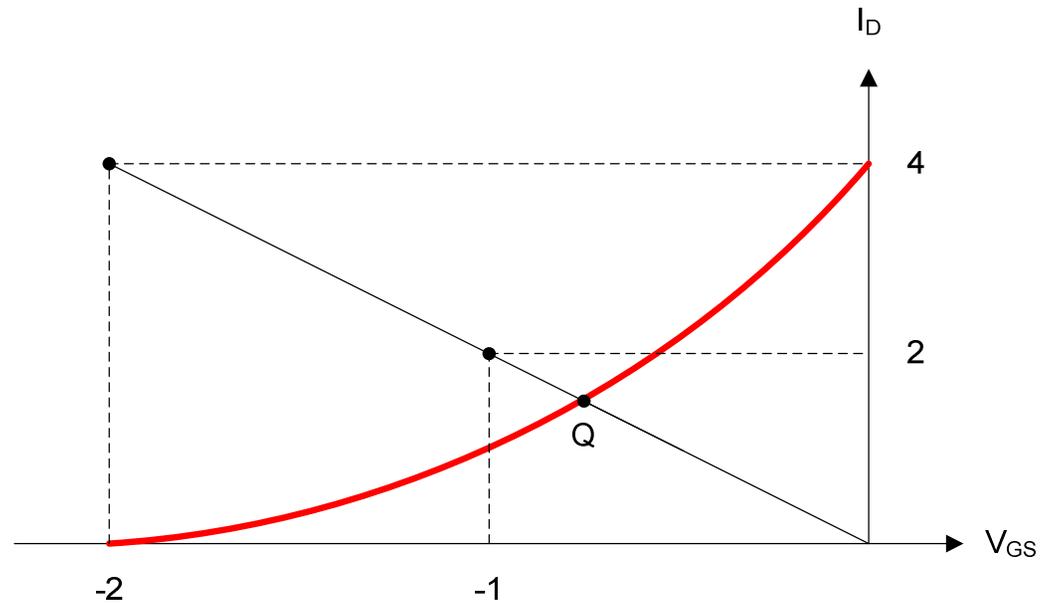
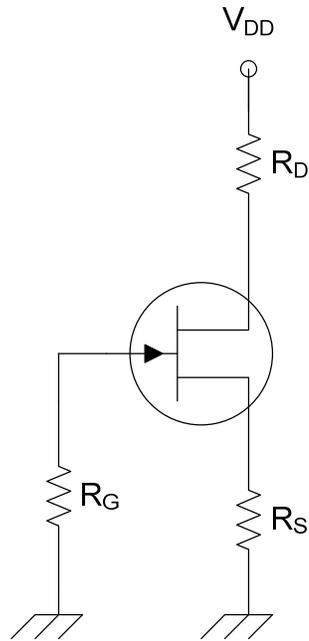
$$V_{GS} = -2\text{V} \text{ maka } I_D = 0,01\{1 - (-2/-3,5)^2\} = 1,84\text{mA}$$

$$V_{GS} = -3\text{V} \text{ maka } I_D = 0,01\{1 - (-3/-3,5)^2\} = 0,204\text{mA}$$

Prategangan Gate



Self Bias



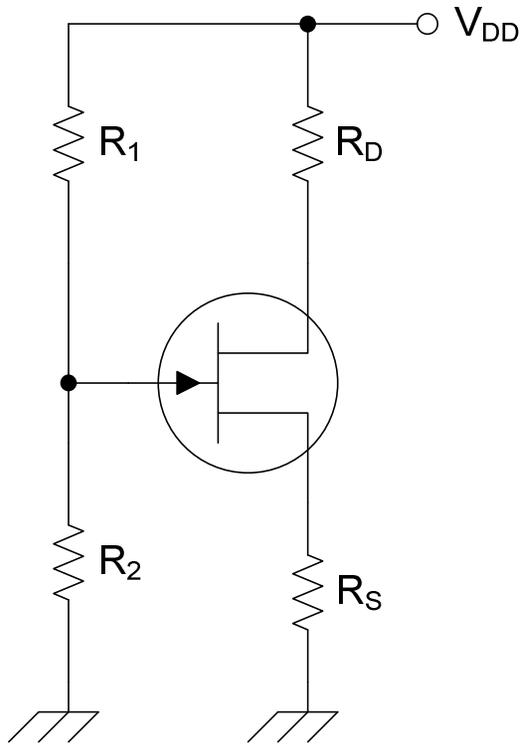
Pada rangkaian ini $V_G = 0$ dan $V_S = I_S \cdot R_S$

Karena $I_S = I_D$ maka $V_S = I_D \cdot R_S$

Karena $V_G = 0$ maka $V_{GS} = -I_D \cdot R_S$

Atau $I_D = -V_{GS} / R_S$

Prategangan dengan Pembagi Tegangan



$$V_G = V_{DD} \cdot R_2 / (R_1 + R_2)$$

$$V_S = V_G - V_{GS}$$

$$I_D = I_S = (V_G - V_{GS}) / R_S$$

$$V_D = V_{DD} - I_D \cdot R_D$$

Contoh 12-4

Bila V_{GS} minimum adalah $-1V$ berapa I_D ?

Bila V_{GS} maksimum adalah $-5V$, berapa I_D ?

Hitunglah V_D untuk kedua kondisi diatas.

Penyelesaian :

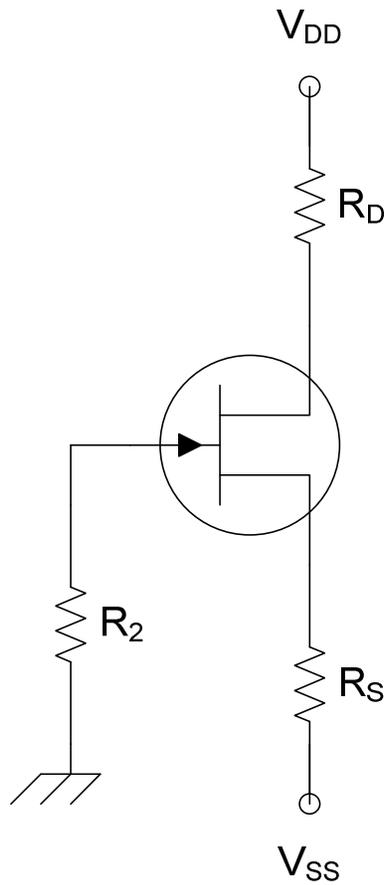
$$V_{GS} = -1V: \quad I_D = \{15V - (-1V)\} / 7,5k\Omega = 2,13mA$$

$$V_D = 30V - 2,13mA \cdot 4k7 = 20V$$

$$V_{GS} = -5V : \quad I_D = \{15V - (-5V)\} / 7,5k\Omega = 2,67mA$$

$$V_D = 30V - 2,67mA \cdot 4k7 = 17,5V$$

Prategangan dengan Sumber khusus

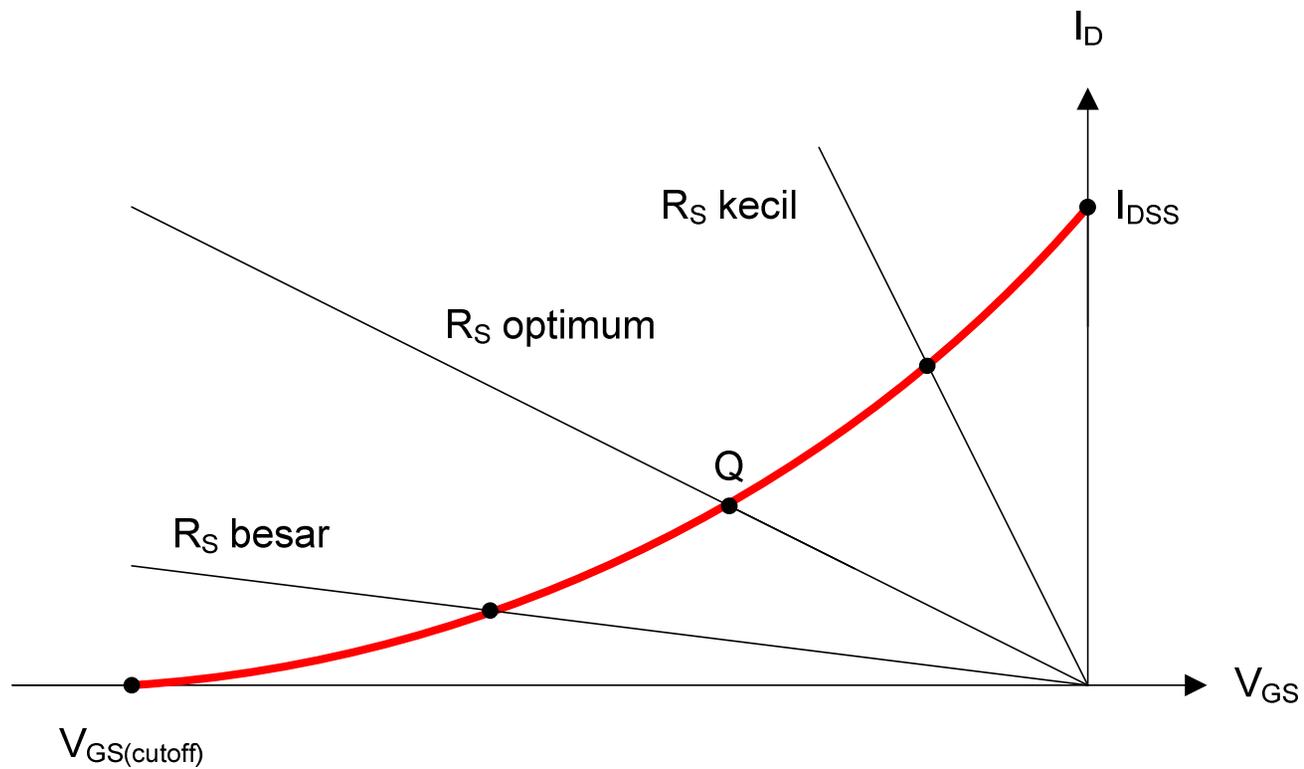


$$I_D = (V_{SS} - V_{GS})/R_S$$

Efek Umpan Balik

- Jika I_D naik maka V_S naik sehingga V_{GS} bertambah negatif. Akibatnya I_D akan berkurang.
- Sebaliknya jika I_D turun maka V_{GS} akan berkurang sehingga I_D akan naik.
- Dengan demikian maka akan terjadi regulasi I_D secara otomatis (umpan balik atau *feedback*).

Pengaruh tahanan R_S

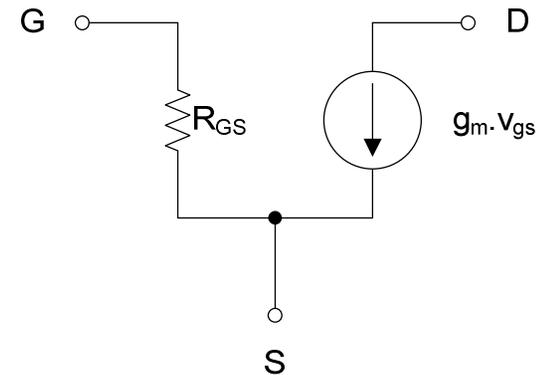
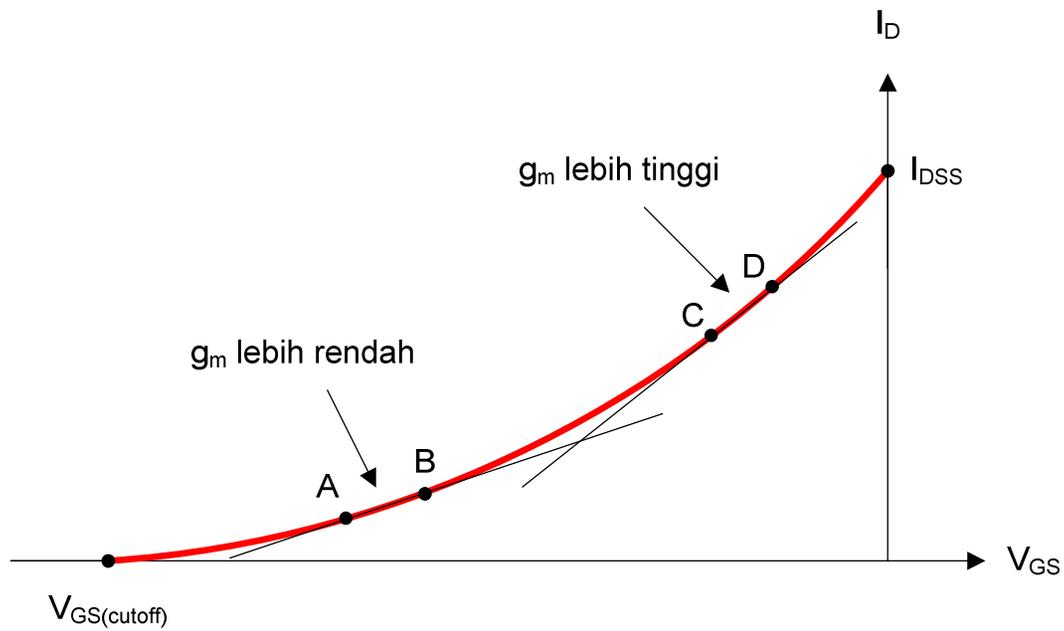


Besarnya I_D dapat diatur dengan mengatur R_S .

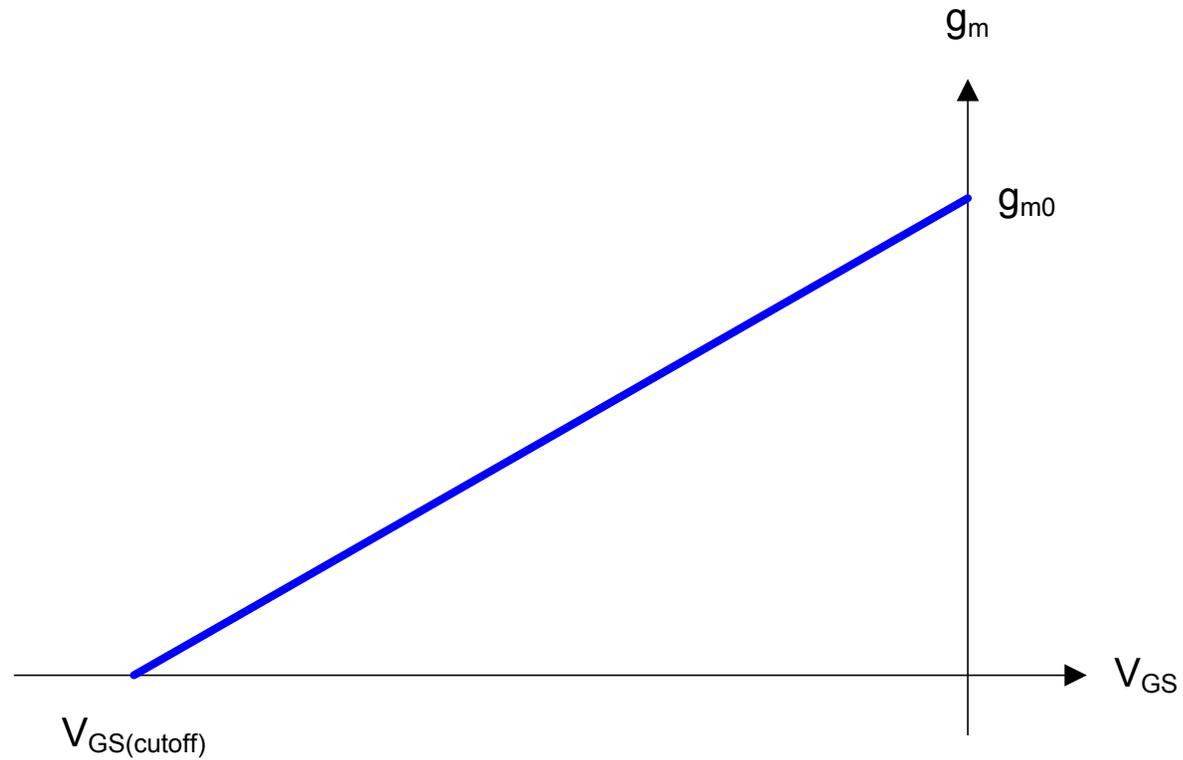
Transkonduktansi

- Transkonduktansi (g_m) adalah perubahan I_D terhadap perubahan V_{GS} , atau $\Delta I_D / \Delta V_{GS}$ atau i_d / v_{gs}
- Contoh : Jika harga puncak ke puncak $i_d = 0,2\text{mA}$ dan $v_{gs} = 0,1\text{V}$ maka
$$g_m = 0,2\text{mA} / 0,1\text{V}$$
$$= 1 \cdot 10^{-3} \text{ S (Siemens atau mho)}$$
$$= 2000 \text{ uS}$$

Model JFET sederhana

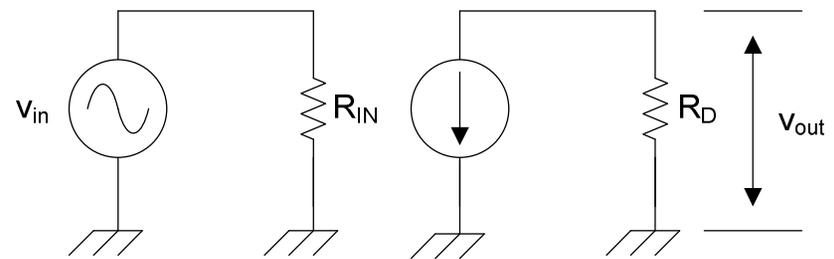
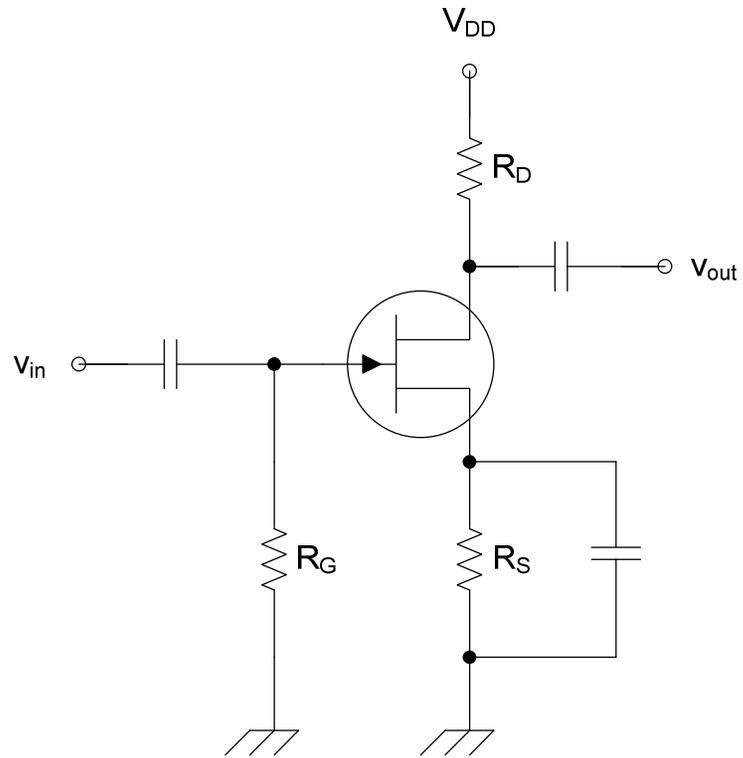


Nilai g_m tergantung pada V_{GS}



g_{m0} adalah nilai g_m pada $V_{GS} = 0$

Penguat Common Source



Penguatan Tegangan

$$V_{\text{out}} = -g_m \cdot v_{\text{gs}} \cdot R_D$$

$$V_{\text{in}} = v_{\text{gs}}$$

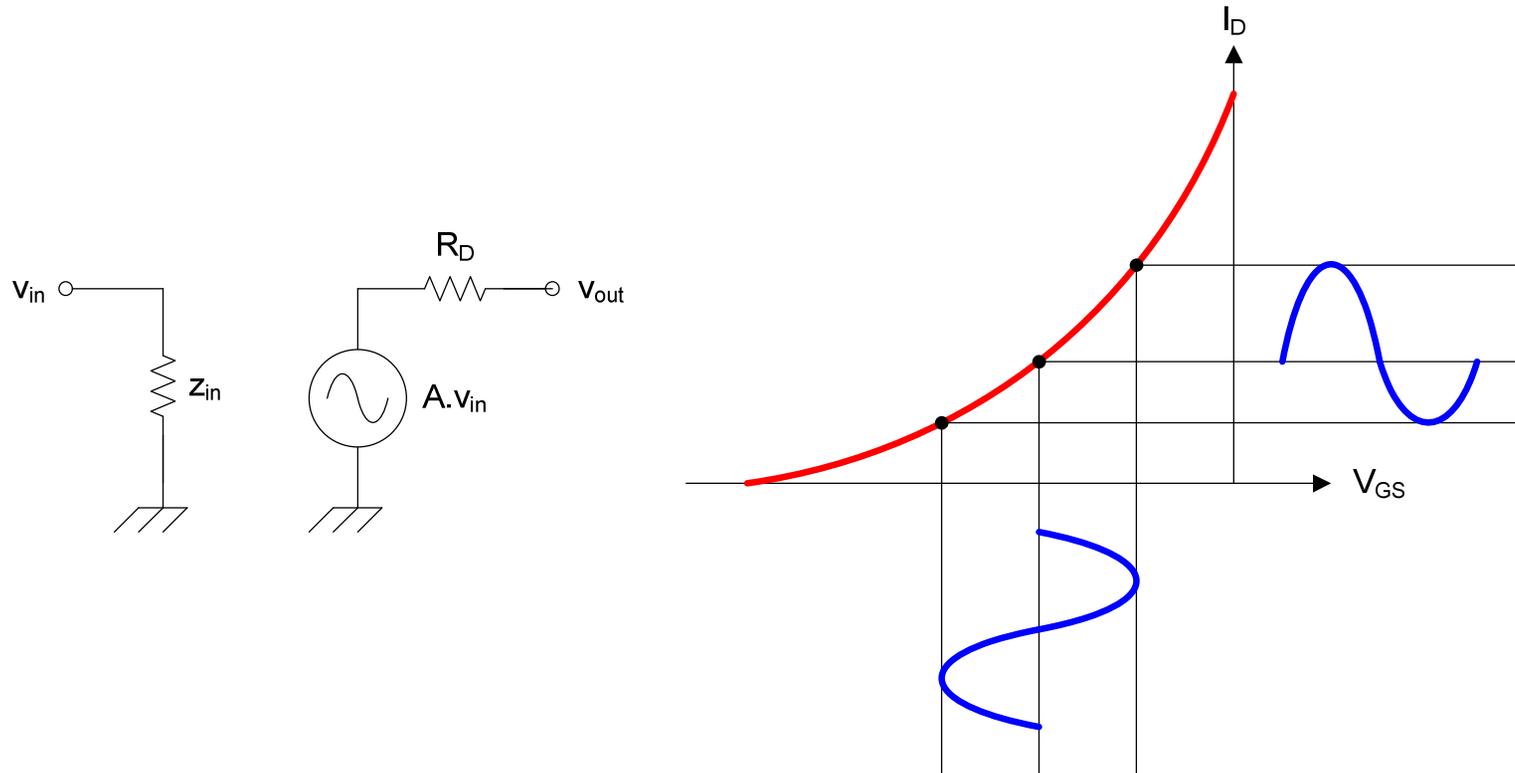
$$A = v_{\text{out}}/v_{\text{in}} = -g_m \cdot R_D$$

dimana A = penguatan tegangan

g_m = transkonduktansi

R_D = tahanan Drain

Distorsi (cacat)



Ketidak-linieran dari transkonduktansi (g_m) mengakibatkan gelombang tegangan keluaran menjadi tidak simetri (cacat) atau distorsi.